METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE

Patent number:

JP2002270676

Publication date:

2002-09-20

Inventor:

AMADA HARUO; TAKAHASHI NOBUAKI

Applicant:

HITACHI LTD

Classification: - international:

H01L21/301; H01L21/304; H01L21/68; H01L29/41;

H01L21/02; H01L21/67; H01L29/40; (IPC1-7):

H01L29/41; H01L21/68; H01L21/301; H01L21/304

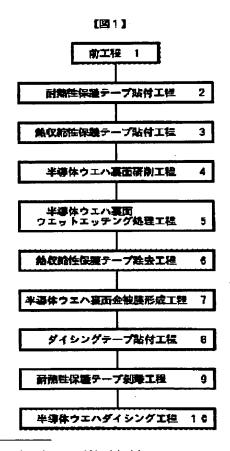
- european:

Application number: JP20010068254 20010312 Priority number(s): JP20010068254 20010312

Report a data error here

Abstract of JP2002270676

PROBLEM TO BE SOLVED: To finishmachine a semiconductor wafer to have a small thickness in a clean state, without causing crackings and chippings in and on the wafer, and then, to dice the thinned wafer into semiconductor chips. SOLUTION: After a heat-resistant protective tape is stuck to the semiconductor element forming surface of the semiconductor wafer and a heat-shrinkable protective tape is stuck to the tape, the wafer is tinned, by shaving off the rear surface of the wafer in a rare-surface grinding step 4 and a rear-surface wet-etching step 5. In a heatshrinkable protective tape removing step 6, the heat-shrinkable tape is peeled, by thermally shrinking the tape with hot pure water and the front and rear surfaces of the wafer are cleaned with hot pure water. In a rear-surface gold coating film forming step 7, a gold-coating film is formed on the rear surface of the thinned wafer at a temperature lower than the heat-resisting temperature of the heat-resistant protective tape. In a dicing tape sticking step 8, a dicing tape is stuck to the gold coating film. In a heat-resistant protective tape peeling step 9, the heat-resistant protective tape is peel with a strong adhesive tape. Finally, the semiconductor wafer is diced into the semiconductor chips, in a dicing step 10.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2002-270676

(P2002-270676A)

(43)公開日 平成14年9月20日(2002.9.20)

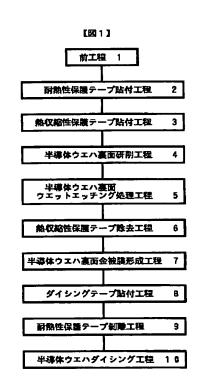
(51) Int.Cl.7	識別記号	FΙ			テーマコート*(参考)		
H01L 21/68		H01L 21/68		N 4M104			
21/304 21/301	6 3 1	21/	/304	631 5F031			
		21/	/78	M			
# H O 1 L 29/41			P				
		29/44		1	В		
		審査請求	未請求	請求項の数 5	OL	(全 10	頁)
(21)出願番号	特顧2001-68254(P2001-68254)	(71) 出願人	0000051	08			
		;	株式会社日立製作所				
(22)出廢日	平成13年3月12日(2001.3.12)		東京都千代田区神田駿河台四丁目 6 番地				Ł
		(72)発明者	天田 看	列			
			東京都小	平市上水本町	5丁目20	潘1号	株
			式会社E	3立製作所半導作	本グルー	-プ内	
		(1-7)-	▲高▼権				
				N平市上水本町3		_	株
		1		3立製作所半導作 	本グルー	-プ内	
		(, -) ()	1000856				
			弁理士	梶原 辰也			
			最終質に統			続く	

(54) 【発明の名称】 半導体装置の製造方法

(57)【要約】

【課題】 半導体ウエハ割れや欠けを発生させずクリーンな状態で半導体ウエハを薄仕上げ加工し、ダイシングする。

【解決手段】 半導体ウエハの半導体素子形成面に耐熱性保護テープを貼付し、耐熱性保護テープ上に熱収縮性保護テープを貼付し、この状態で、半導体ウエハの裏面を半導体ウエハ裏面研削工程4、半導体ウエハ裏面ウエットエッチング処理工程5で薄仕上げする。熱収縮性保護テープ除去工程6で、温純水で熱収縮性保護テープを表収縮させて剥離し半導体ウエハの表裏面を温純水洗浄する。半導体ウエハ裏面金被膜形成工程7で、耐熱性保護テープの耐熱温度以下で薄仕上げウエハ裏面に金被膜を形成する。ダイシングテープ貼付工程8で金被膜にダイシングテープを貼付する。耐熱性保護テープ剥離工程9で耐熱性保護テープを強粘着テープで剥離する。ダイシングエ程10で半導体チップにダイシングする。



2

【特許請求の範囲】

【請求項1】 第一の主面に半導体素子を含む集積回路が形成された半導体ウエハを製造する前工程と、半導体ウエハの前記第一の主面に各層毎に剥離可能な二層構造以上の保護部材を貼り付ける保護部材貼付工程と、半導体ウエハの前記第一の主面と反対側の第二の主面を処理する裏面処理工程と、少なくとも一層を残した状態で前記保護部材を除去する保護部材除去工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項2】 第一の主面に半導体素子を含む集積回路が形成された半導体ウエハを製造する前工程と、半導体ウエハの前記第一の主面に各層毎に剥離可能な二層構造以上の保護部材を貼り付ける保護部材貼付工程と、半導体ウエハの前記第一の主面と反対側の第二の主面を処理する裏面処理工程と、少なくとも一層を残した状態で前記保護部材を除去する保護部材除去工程と、半導体ウエハの前記第二の主面にダイシングテープを貼り付けるダイシングテープ貼付工程と、前記保護部材除去工程において半導体ウエハの前記第二の主面に残した前記保護部材を除去する残存保護部材除去工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項3】 第一の主面に半導体素子を含む集積回路が形成された半導体ウエハを製造する前工程と、半導体ウエハの前記第一の主面に各層毎に剥離可能な二層構造以上の保護部材を貼り付ける保護部材貼付工程と、半導体ウエハの前記第一の主面と反対側の第二の主面を処理する裏面処理工程と、少なくとも一層を残した状態で前記保護部材を除去する保護部材除去工程と、半導体ウエハの前記第二の主面に金属膜を形成する金属膜形成工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項4】 第一の主面に半導体素子を含む集積回路が形成された半導体ウエハを製造する前工程と、半導体ウエハの前記第一の主面に各層毎に剥離可能な二層構造以上の保護部材を貼り付ける保護部材貼付工程と、半導体ウエハの前記第一の主面と反対側の第二の主面を処理する裏面処理工程と、少なくとも一層を残した状態で前記保護部材を除去する保護部材除去工程と、半導体ウエハの前記第二の主面に金属膜を形成する金属膜形成工程と、半導体ウエハの前記第二の主面の前記金属膜にダイシングテープを貼り付けるダイシングテープ貼付工程と、前記保護部材除去工程において半導体ウエハの前記第二の主面に残した前記保護部材を除去する残存保護部材除去工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項5】 前記保護部材として非熱収縮性保護テープまたは非紫外線硬化性保護テープが使用され、前記半導体ウエハの第二の主面を処理する方法として、研削加工方法、研磨加工方法、化学的エッチング加工方法、物理化学的エッチング方法のうち少なくとも一つの方法が 50

使用され、前記半導体ウエハの第二の主面に金属膜を形成する方法として、真空蒸着方法、スパッタリング方法、CVD方法、メッキ方法のうちいずれか一つの方法が使用されることを特徴とする請求項1、2、3または4に記載の半導体装置の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、半導体装置の製造技術に関し、特に、半導体素子を含む集積回路が作り込まれた半導体ウエハを薄仕上げ加工する技術および薄仕上げ加工した半導体ウエハの裏面に金属膜を形成する技術に適用して有効な技術に関する。

[0002]

【従来の技術】半導体装置の製造方法として、第一の主面(以下、半導体素子形成面という。)に半導体素子を含む集積回路が形成された半導体ウエハを製造する前工程と、半導体ウエハの半導体素子形成面と反対側の第二の主面(以下、裏面という。)を薄仕上げ処理する裏面処理工程と、この裏面に金属膜を形成する金属膜形成工程と、半導体ウエハを半導体チップに分断するダイシング工程とを備えている半導体装置の製造方法がある。

【0003】最近、ICカードに代表されるように、薄型パッケージに半導体装置(半導体チップ)を実装することが要求されており、裏面メタル膜(裏面電極)付き半導体装置においても、厚さが100μm以下の薄型の半導体チップが要求されている。薄型の半導体装置を製造するための半導体装置の製造技術を述べている文献として、例えば、特開2000-260740号公報(以下、文献1という。)、特開平5-82492号公報(以下、文献2という。)や特開平10-92778号公報(以下、文献3という。)がある。

【0004】文献1は半導体ウエハ裏面研削加工時に付着した研削屑等のウエハ付着異物を除去する洗浄装置に関するものである。具体的には、研削薄仕上げされた半導体ウエハを半導体ウエハ径より大きい第一のブラシ手段と第二のブラシ手段とによって挟み込んだ状態で、半導体ウエハ表裏面と半導体ウエハ外周側面をブラシ洗浄し、半導体ウエハ表裏面と半導体ウエハ外周側面に付着した研削屑等のウエハ付着異物の除去を狙ったものである。

【0005】文献2は半導体ウエハ薄仕上げ裏面研削加工時に半導体素子形成面を保護する研削表面保護用粘着テープの剥離性と、粘着テープ剥離時に半導体ウエハに付着する付着異物数の低減方法とに関するものである。具体的には、研削表面保護用粘着テープに用いる粘着剤の粘着力を100~300(g/25mm)に抑え、半導体ウエハ裏面研削加工後に剥離する研削表面保護用粘着テープの剥離性を容易にし、半導体ウエハへのテープ粘着剤残り等のウエハ付着異物数低減を狙ったものである。

【0006】文献3は半導体ウエハ裏面薄仕上げ加工後に半導体基板裏面から電極を引き出す必要のある半導体装置の製造方法に関するものであり、特に、半導体ウエハ径が大口径化し半導体ウエハ仕上げ厚さが 100μ m以下に薄型化した際に発生するウエハ割れや欠け発生を防止する方法に関するものである。具体的には、半導体ウエハ裏面に金属電極膜を蒸着後、その裏面電極膜に電気伝導性粘着テープを貼り付け、この電気伝導性テープを貼り付けた状態で半導体ウエハを半導体チップサイズにダイシングし、さらに、ダイボンディング(半導体チップの組立)を実行することを特徴とするものである。この電気伝導性粘着テープを貼り付けた状態で、 100μ m以下に薄型化した半導体ウエハをハンドリングし、半導体ウエハの割れ欠けを防止することを狙ったものである。

[0007]

【発明が解決しようとする課題】前記の文献1に記載された半導体ウエハ裏面研削方法は、研削表面保護用粘着テープを半導体ウエハ主面に貼り付け状態で、薄仕上げ研削加工した半導体ウエハをブラシ洗浄する方法であり、半導体ウエハ裏面研削時に研削表面保護用粘着テープに食込み付着した異物は除去できないことを発明者は見出した。

【0008】前記の文献2は半導体ウエハ主面から研削表面保護用粘着テープを剥離する際に粘着テープから半導体ウエハに転写付着するテープ粘着剤等の付着異物を低減する方法であるが、100μm厚以下に薄仕上げ研削された剛性の小さい半導体ウエハから研削表面保護用粘着テープを機械的に剥離(強粘着テープを研削表面保護用粘着テープに貼り付け引っ張り剥離)すると、半導体ウエハの機械的強度が耐えられなくなり、局所的なウエハクラックやウエハ割れが生じることを発明者は見出した。

【0009】前記の文献3の半導体装置製造方法は薄型化された半導体ウエハ裏面に金属電極膜を蒸着する処理工程から、ダイシングする工程の間のみは、電気伝導性粘着テープを貼り付けた状態で、薄型化された半導体ウエハをハンドリングすることができる。しかし、半導体ウエハ裏面薄仕上げ研削加工(研削表面保護粘着テープ剥離)後から半導体ウエハ裏面電極形成処理工程までは、薄仕上げされた半導体ウエハに保護テープを貼り付けない状態で、半導体ウエハに保護テープを貼り付けない状態で、半導体ウエハが100μm以下に薄型化されると、半導体ウエハが100μm以下に薄型化されると、半導体ウエハをハンドリングする際に、半導体ウエハに作用する局所的な力により、半導体ウエハに局所クラックや割れが生じることを発明者は確認した。

【0010】本発明の目的は、半導体ウエハに割れや欠けを発生させることなく、かつ、半導体ウエハ付着異物の少ないクリーンな状態で半導体ウエハを薄仕上げ加工することができる半導体装置の製造方法を提供すること

にある。

【0011】本発明の他の目的は、薄型化された半導体ウエハに割れや欠けを発生させることなく、クリーンな状態で薄型化された半導体ウエハ裏面に金属膜を形成することができる半導体装置の製造方法を提供することにある。

【0012】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

[0013]

【課題を解決するための手段】本願において開示される 発明のうち代表的なものの概要を説明すれば、次の通り である。

【0014】すなわち、第一の主面に半導体素子を含む 集積回路が形成された半導体ウエハを製造する前工程 と、半導体ウエハの前記第一の主面に各層毎に剥離可能 な二層構造以上の保護部材を貼り付ける保護部材貼付工 程と、半導体ウエハの前記第一の主面と反対側の第二の 主面を処理する裏面処理工程と、少なくとも一層を残し た状態で前記保護部材を除去する保護部材除去工程とを 備えていることを特徴とする。

【0015】前記した手段によれば、半導体ウエハの第 一の主面に各層毎に剥離可能な二層構造以上の保護部材 を貼り付けた状態で、半導体ウエハの第二の主面を薄仕 上げ加工することができる。保護部材を貼り付けた状態 で、半導体ウエハを薄仕上げ加工できることから、常 に、保護部材により補強しながら、半導体ウエハを薄仕 上げ加工やハンドリングすることができる。この結果、 半導体ウエハ薄仕上げ加工時やハンドリング時に、半導 体ウエハの反りや撓み変形量を低減することができ、か つ、半導体ウエハの剛性向上が図れることから、半導体 ウエハに割れや欠けを発生させることなく、半導体ウエ ハを薄仕上げ加工することができる。さらに、半導体ウ エハ薄仕上げ加工後に、半導体ウエハ主面に貼り付けら れた、二層構造以上の保護部材の上層部保護部材を剥離 することから、半導体ウエハ薄仕上げ加工処理時に、保 護部材に付着した異物(研削加工屑、研磨加工屑、ウエ ットエッチング付着異物等) を上層部保護部材ごと除去 することができる。

[0016]

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一機能を有するものは同一の符号を付し、その繰り返しの説明は省略する。

【0017】本実施の形態に係る半導体装置の製造方法においては、説明を理解し易くするために、直径200mmの半導体ウエハを80μm厚に薄仕上げし、半導体ウエハの裏面に金(Au)膜を約1000nm厚さに成膜する場合を具体例として説明する。

【0018】図1は本発明の一実施の形態である半導体

6

装置の製造方法を示す工程図であり、図2以降は各工程 を説明する各説明図である。以下、図1に示されている 工程図に沿って本実施の形態に係る半導体装置の製造方 法を説明する。

【0019】図1に示された前工程1においては、図2 (a)に示されているように、シリコン等の半導体からなるブランクウエハWの一主面に半導体素子を含む集積回路が作り込まれる。すなわち、半導体素子を含む集積回路が作り込まれた半導体素子形成面21を有する半導体ウエハ20が製造される。

【0020】図1に示された耐熱性保護テープ貼付工程2においては、図2(b)に示されているように、以降の各処理工程の処理温度に耐える耐熱性保護テープ22が半導体ウエハ20の半導体素子形成面21の上に貼り付けられる。

【0021】図1に示された熱収縮性保護テープ貼付工程3においては、図2(c)に示されているように、80℃以上の温度の水が作用すると熱収縮する熱収縮性保護テープ23が耐熱性保護テープ22の上に貼り付けられる。

【0022】図1に示された半導体ウエハ裏面研削工程4においては、図3に示されているように、半導体ウエハ20の半導体素子形成面21と反対側の主面である裏面24が半導体ウエハ裏面研削装置30によって研削される。

【0023】図3に示されているように、半導体ウエハ裏面研削装置30は半導体ウエハ20を真空吸着保持して回転する真空吸着テーブル31と、真空吸着テーブル31に対向して水平移動しながら回転される研削砥石32とを備えている。半導体ウエハ20の裏面24の研削に際して、半導体ウエハ20の半導体素子形成面21に貼り付けられた熱収縮性保護テープ23が真空吸着テーブル31に真空吸着される。真空吸着テーブル31は毎分50~200回転で回転される。研削砥石32としてはメッシュが#400~#2000の砥石が使用され、研削砥石32は毎分4000~6000回転で回転される。

【0024】図1に示された半導体ウエハ裏面ウエットエッチング処理工程5においては、図4に示されているように、薄仕上げ加工された半導体ウエハ(以下、薄仕 40上げウエハという。)25の研削面26がスピンエッチング装置40によってウエットエッチング処理される。このウエットエッチング処理により、半導体ウエハ裏面研削工程4によって薄仕上げウエハ25の研削面26に形成された研削加工歪層(図示せず)が除去される。

【0025】図4に示されているように、スピンエッチング装置40は薄仕上げウエハ25を真空吸着保持して回転するスピンヘッド41と、スピンヘッド41に対向して水平移動しながらエッチング液43を供給するエッチング液供給ノズル42とを備えている。薄仕上げウエ 50

ハ25の研削面26のウエットエッチング処理に際して、研削面26側が上向きにされて薄仕上げウエハ25の半導体素子形成面21に貼り付けられた熱収縮性保護テープ23がスピンヘッド41に真空吸着保持される。スピンヘッド41は毎分300~1500回転で回転される。例えば、エッチング液43としては、シリコンウエハの場合には弗酸と硝酸との混酸が使用される。エッチング液43は回転する薄仕上げウエハ25に対して来平移動するノズル42から薄仕上げウエハ25の研削面26の上に供給される。このようにして薄仕上げウエハ25の研削面26に回転させながら供給されるエッチング液43によって薄仕上げウエハ25の研削面26がウエットエッチング処理されることにより、薄仕上げウエハ25の研削面26の研削加工歪層が除去され、エッチング処理面27(図5参照)が形成される。

【0026】図1に示された熱収縮性保護テープ除去工程6においては、図5に示されているように、熱収縮性保護テープ23が熱収縮性保護テープ除去装置50によって除去される。

【0027】図5に示されているように、熱収縮性保護 テープ除去装置50は薄仕上げウエハ25を真空吸着保 持して回転するスピンチャック51と、スピンチャック 51に対向して水平移動しながら温水53を供給するノ ズル52とを備えている。熱収縮性保護テープ23の除 去に際して、熱収縮性保護テープ23が上に向けられた 状態で、薄仕上げウエハ25のエッチング処理面27が スピンチャック51に真空吸着保持される。スピンチャ ック51は毎分100~1500回転で回転される。温 水53としては80~90℃の純水が使用される。温水 53は回転する薄仕上げウエハ25に対して水平移動す るノズル52から熱収縮性保護テープ23の上に供給さ れる。このようにして温水53が供給されると、図5に 示されているように、熱収縮性保護テープ23は回転中 心に向かって熱収縮するため、熱収縮性保護テープ23 の周辺部が耐熱性保護テープ22の上から剥離する。図 示しないが、周辺部が剥離した熱収縮性保護テープ23 はクランパによって機械的に把持されて、耐熱性保護テ ープ22の上から剥離される。

【0028】以上のようにして熱収縮性保護テープ23 が耐熱性保護テープ22の上から除去された後に、スピンチャック51が毎分100~1500回転で回転され、ノズル52が水平方向に往復移動されながら温水53が供給される。この作業により、耐熱性保護テープ22の表面および薄仕上げウエハ25の外周面が温水53によって洗浄される。

【0029】薄仕上げウエハ25の耐熱性保護テープ22および外周面が洗浄されると、スピンチャック51に保持された薄仕上げウエハ25はウエハ反転機構(図示せず)によって反転され、エッチング処理面27側を上向きにした状態でスピンチャック51に真空吸着保持さ

れる。続いて、前述した耐熱性保護テープ22側に対する洗浄作業と同様にして、薄仕上げウエハ25のエッチング処理面27が温水53によって洗浄される。

【0030】図1に示されたウエハ裏面金被膜形成工程7においては、図6(a)に示されているように、薄仕上げウエハ25のクリーンなエッチング処理面27に金属膜としての金(Au)被膜28が図6(b)に示されたスパッタリング装置60によって被着される。

【0031】図6(b)に示されているように、スパッタリング装置60はスパッタ室62を形成するチャンバ61と、スパッタ室62に上下で対向するように設置された一対のアノード電極63およびカソード電極64と、両電極63、64間に高電圧を印加する直流電源65と、アノード電極63に薄仕上げウエハ25を保持させるための押さえ具66と、アノード電極63を冷却するための冷却水路67と、カソード電極64に保持されるターゲット68と、スパッタ室62を真空排気するための排気路69と、スパッタ室62にアルゴン(Ar)ガスを供給するガス供給路70とを備えている。

【0032】スパッタリングに際して、薄仕上げウエハ25は耐熱性保護テープ22を接触面としてアノード電極63に当接され、押さえ具66によって保持される。他方、負電位が印加されるカソード電極64には薄仕上げウエハ25のエッチング処理面27に金被膜28を被着するために金から成るターゲット68が当接されて保持される。その後、アノード電極63とカソード電極64間には高電圧が直流電源65によって印加される。耐熱性保護テープ22の耐熱温度が150℃である場合には、アノード電極63が冷却水路67によって冷却され、150℃以下に維持される。スパッタ室62は排気路69を通じて真空ポンプ(図示せず)によって真空排気され、10-5~10-6 Paの高真空状態に保たれる。また、スパッタ室62にはアルゴンガス71がガス供給路70によって供給される。

【0033】直流電源65の高電圧の印加によりアノード電極63とカソード電極64とが放電しプラズマ73が形成される。正イオン化したアルゴンガス72が負電位のターゲット68に衝突し、金原子74がスパッタリングされ、正電位に帯電した薄仕上げウエハ25のエッチング処理面27に金原子74が吸着され、エッチング処理面27に金被膜28が被着される。本実施の形態においては、厚さ1000nmの金被膜28が薄仕上げウエハ25のエッチング処理面27の上にターゲット68のスパッタリングによって被着される。薄仕上げウエハ25の冷却手段は前述の方法に限定されることなく、アルゴン(Ar)ガス等を吹き付けることによって薄仕上げウエハ25をダイレクトに冷却してもよい。

【0034】図1に示されたダイシングテープ貼付工程 8においては、図7(a)に示されているように、ダイ シングテープ81が金被膜28に貼り付けられる。すな 50 わち、ダイシングテープ81は薄仕上げウエハ25より も大径のリング形状に形成されたダイシングフレーム8 2の裏面に貼り付けられており、ダイシングテープ81 のダイシングフレーム82側の貼付面に薄仕上げウエハ 25が同心的に配置されて、金被膜28が貼り付けられ る。例えば、ダイシングテープ81としては、紫外線硬 化性ダイシングテープが使用される。

【0035】図1に示された耐熱性保護テープ剥離工程9においては、図7(b)に示されているように、ダイシングテープ82を真空吸着テーブル83によって真空吸着した状態で、耐熱性保護テープ22に強粘着テープ84を粘着させて耐熱性保護テープ22を引っ張って半導体素子形成面21から剥離する。

【0036】その後、図1に示された半導体ウエハダイシング工程10において、図7(c)に示されているように、ダイシングテープ81に貼付された薄仕上げウエハ25は半導体チップ29にダイシングされる。

【0037】図8は本発明の実施の形態2である半導体装置の製造方法を示す工程図である。

【0038】本実施の形態に係る半導体装置の製造方法の工程のうち前記実施の形態と異なる工程は、熱収縮性保護テープの代わりに紫外線硬化性保護テープが耐熱性保護テープの上に貼付される紫外線硬化性保護テープ貼付工程3Aと、紫外線硬化性保護テープが剥離される工程6Aと、半導体ウエハの裏面がウエットエッチングの代わりにドライエッチングによって処理される半導体ウエハ裏面ドライエッチング処理工程5Aと、金被膜の代わりにTi/Ni/Au被膜が半導体ウエハの裏面に形成される半導体ウエハ裏面Ti/Ni/Au被膜形成工程7Aとである。

【0039】なお、図8に示された耐熱性保護テープ貼付工程2においては、半導体ウエハ裏面ドライエッチング処理工程5Aおよび半導体ウエハ裏面Ti/Ni/Au被膜形成工程7Aにおいて半導体ウエハ20に作用する温度に耐え得る耐熱性保護テープ22が半導体素子形成面21に貼り付けられる。

【0040】図8に示された紫外線硬化性保護テープ貼付工程3Aにおいては、耐熱性保護テープ22の上に紫外線硬化性保護テープ(図示せず)が貼り付けられる。 【0041】図8に示された半導体ウエハ裏面研削工程4においては、図3で参照されるように、半導体素子形成面21に耐熱性保護テープ22および紫外線硬化性保護テープが貼付された半導体ウエハの裏面が半導体ウエハ裏面研削装置30によって研削され、半導体ウエハの厚さが100μm以下に薄仕上げされる。

【0042】図8に示された紫外線硬化性保護テープ剥離工程6Aにおいては、紫外線硬化性保護テープに紫外線(例えば、照度が220mW/cm²、光量が440mJ/cm²の紫外線)が照射される。この照射により、紫外線硬化性保護テープの粘着力は約800g/2

5 mmから約30g/25mm以下に低下される。

【0043】次いで、図7(b)で参照されるように、 紫外線硬化性保護テープに強粘着テープ84が貼り付け られて、強粘着テープ84により紫外線硬化性保護テー プが耐熱性保護テープ22の上から剥離される。

【0044】図8に示された半導体ウエハ裏面ドライエッチング処理工程5Aにおいては、耐熱性保護テープ22が半導体素子形成面21に貼付された状態で、耐熱性保護テープ22の温度を150℃以下に保ちながら、ウエハ裏面研削面がCF4ガスを使用したドライエッチング装置(図示せず)によってドライエッチングされる。このドライエッチング処理により、薄仕上げウエハ25の研削面26の研削加工歪層が除去される。

【0045】図8に示された半導体ウエハ裏面Ti/Ni/Au被膜形成工程7Aにおいては、図6で参照されるように、耐熱性保護テープ22が半導体素子形成面21に貼付された状態で、耐熱性保護テープ22の温度を150℃以下に保ちながら、薄仕上げウエハ25のクリーンなエッチング処理面27にTi/Ni/Au被膜が500nm厚さにスパッタリング装置によって被着され20る。

【0046】図8に示されたダイシングテープ貼付工程8においては、図7(a)で参照されるように、ダイシングテープ81が半導体ウエハ裏面のTi/Ni/Au被膜形成面に貼り付けられる。

【0047】図8に示された耐熱性保護テープ剥離工程9においては、図7(b)で参照されるように、耐熱性保護テープ22が半導体素子形成面21から剥離される。

【0048】図8に示された半導体ウエハダイシングエ 30程10においては、図7(c)で参照されるように、T i/N i/A u 被膜形成面にダイシングテープ8 1 が貼り付けられた状態で薄仕上げウエハ25が半導体チップ 29にダイシングされる。

【0049】図9は本発明の実施の形態3である半導体 装置の製造方法を示す工程図である。

【0050】本実施の形態が前記実施の形態1と異なる点は、半導体ウエハ裏面研削工程4の代わりに半導体ウエハ裏面研磨(ラップ)工程4Bを備えており、半導体ウエハ裏面ウエットエッチング処理工程5が省略されている点である。

【0051】図10は本発明の実施の形態4である半導体装置の製造方法を示す工程図である。

【0052】本実施の形態が前記実施の形態1と異なる点は、耐熱性保護テープ貼付工程2の代わりに紫外線硬化性保護テープ貼付工程2Cを備えているとともに、耐熱性保護テープ剥離工程9の代わりに紫外線硬化性保護テープ剥離工程9Cを備えており、また、半導体ウエハ裏面金被膜形成工程7が省略されている点である。ちなみに、紫外線硬化性保護テープ剥離工程9Cは前記実施50

の形態2の紫外線硬化性保護テープ剥離工程6Aと同様である。

【0053】以上本発明者によってなされた発明を実施 形態に基づき具体的に説明したが、本発明は前記実施形 態に限定されるものではなく、その要旨を逸脱しない範 囲で種々変更可能であることはいうまでもない。

【0054】例えば、半導体ウエハ裏面金属膜形成工程の実施方法としては、スパッタリング方法を使用するに限らず、真空蒸着法やCVD(Chemical Vapor Deposition)法等を使用してもよいし、低温処理を狙った真空蒸着法の一種であるイオンプレーティング法や、メッキ法等を使用することができる。

【0055】また、熱収縮性保護テープとしては、テトラフルオロエチレン・パーフルオロアルキルビニルエーテル共重合体のフッ素樹脂を、伸延温度150~200℃のロール伸延方法等で10%以上伸延し、室温にて厚さ80μm程度の熱収縮フィルムに仕上げたものを用いてもよい。ちなみに、伸延した温度に再加熱することにより熱収縮するフィルムを熱収縮させる熱源としては、赤外線ランプ加熱や窒素ガスブロー加熱でもよい。

【0056】前記実施の形態においては、各層毎に剥離可能な二層以上の保護部材を貼り付ける方法として、複数回に分けて保護部材を貼り付けたが、これに限定されることなく、例えば、剥離可能な二層以上の保護部材として構成した保護部材を半導体形成素子面に一回で貼付けてもよい。

[0057]

【発明の効果】本願において開示される発明のうち代表 的なものによって得られる効果を簡単に説明すれば、次 の通りである。

【0058】(1)各層毎に分離可能な二層以上の保護部材を半導体ウエハの半導体素子形成面に貼付し、半導体ウエハの裏面を薄仕上げ処理した後に、二層以上の保護部材の少なくとも表層部の保護部材を剥離することにより、半導体ウエハ裏面の薄仕上げ処理時に表層部の保護部材に付着した研削加工屑や研磨加工屑、エッチング処理時の付着異物およびスピンチャックマーク付着異物等の半導体ウエハへの付着異物を除去することができるため、半導体ウエハを付着異物数が少ない清浄(クリーン)な状態でダイシングすることができる。

【0059】(2)前記(1)により、半導体ウエハ薄 仕上げ処理後の半導体ウエハ裏面化学的エッチング処理 (薬液によるウエットエッチング処理等)工程、半導体 ウエハ裏面物理化学的エッチング処理(反応ガスによる ドライエッチング処理等)工程、半導体ウエハ裏面金属 膜形成処理(真空蒸着方法、スパッタリング方法、CV D方法、メッキ処理等)工程およびダイシング工程への 薄仕上げ半導体ウエハからの持ち込み異物を減少させて 清浄な状態で処理することができるため、半導体ウエハ 付着異物に起因する半導体素子欠陥不良を低減させるこ とができる。

【0060】(3) 半導体ウエハを保護部材によって常に補強しながら、半導体ウエハ薄仕上げ処理することにより、半導体ウエハ薄仕上げ処理工程で、半導体ウエハの剛性を保つことができるとともに、半導体ウエハの反り量や撓み量を減少させることができるため、半導体ウエハハンドリング時に、半導体ウエハの剛性低下や反り、撓みに起因する半導体ウエハのチッピングや割れを低減することができる。

【0061】(4)薄仕上げ加工した半導体ウエハを保 10 護部材によって補強しながら、薄仕上げ加工された半導体ウエハ裏面に裏面電極膜を形成することができるため、裏面電極膜残留内部応力に伴う半導体ウエハの反りの発生を防止することができる。また、裏面電極膜形成前後の半導体ウエハのハンドリング時も半導体ウエハを保護部材によって補強しながら、ハンドリングすることができるため、半導体ウエハにチッピングや割れを生じさせることなく、高品質な薄形の半導体ウエハの裏面電極を形成することができる。

【0062】(5)薄仕上げ加工した半導体ウエハおよ び薄仕上げ加工し裏面電極を形成した半導体ウエハを保 護部材によって補強しながら、フレーム付きダイシング テープに貼付けることにより、薄仕上げ加工した半導体 ウエハおよび薄仕上げ加工し裏面電極を形成した半導体 ウエハにチッピングや割れを生じさせることなく、フレ ーム付きダイシングテープに貼付することができる。ま た、半導体ウエハをフレーム付きダイシングテープに貼 付した後に、ダイシングテープによって半導体ウエハを 補強しながら、半導体ウエハから保護部材を剥離するこ とができるため、半導体ウエハにチッピングや割れを生 30 じさせることなく、半導体ウエハから保護部材を剥離す ることができる。さらに、ダイシングテープに貼付した 状態で、半導体チップにダイシングすることができるた め、薄形化した半導体チップを割れ欠けなく高品質に製 造することができる。

【0063】(6)素子形成面に貼付する保護部材として熱収縮性保護テープを使用することにより、薄仕上げ加工した半導体ウエハおよび薄仕上げ加工し裏面電極を形成した半導体ウエハから熱収縮性保護テープを剥離するに際して、温水によって熱収縮性保護テープを熱収縮させて剥離することができるため、剥離時に局所的な力が半導体ウエハに作用するのを防止することができ、保護部材の剥離に際して半導体ウエハの割れ欠けが発生するのを防止することができる。また、熱収縮性保護テープ剥離後に半導体ウエハの表裏面を面を温水や純水等で水洗浄することができるため、半導体ウエハに粘着剤や異物を残すことができるため、半導体ウエハに粘着剤や異物を残すことができるため、消浄度の高い薄仕上げ半導体ウエハおよび裏面電極付き薄仕上げ半導体チップおよび裏面電極付き薄仕上

げ半導体チップを提供することができる。

【0064】(7)薄仕上げ加工した半導体ウエハからの保護部材を剥離する手段と、剥離後の半導体ウエハ洗浄手段が温水や常温水を用いた水洗浄方法によって達成することができるため、保護部材剥離手段と剥離後の半導体ウエハ洗浄手段を装置化する際に、コンパクト化および低価格化を図ることができ、また、処理プロセスの一体化を図ることができるため、半導体ウエハの製造コストを低減することができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態である半導体装置の製造 方法を示す工程図である。

【図2】(a)は前工程後の半導体ウエハを示す縦断面図、(b)は耐熱性保護テープ貼付工程後の半導体ウエハを示す縦断面図、(c)は熱収縮性保護テープ貼付工程後の半導体ウエハを示す縦断面図である。

【図3】半導体ウエハ裏面研削工程を示す縦断面図である。

【図4】半導体ウエハ裏面ウエットエッチング処理工程 を示す縦断面図である。

【図5】熱収縮性保護テープ除去工程を示す縦断面図である。

【図6】(a)はウエハ裏面金被膜形成工程後を示す縦断面図、(b)はその工程を示す縦断面図である。

【図7】(a)はダイシングテープ貼付工程後を示す縦断面図、(b)は耐熱性保護テープ剥離工程後を示す縦断面図、(c)は半導体ウエハダイシング工程後を示す縦断面図である。

【図8】本発明の実施の形態2である半導体装置の製造 方法を示す工程図である。

【図9】本発明の実施の形態3である半導体装置の製造方法を示す工程図である。

【図10】本発明の実施の形態4である半導体装置の製造方法を示す工程図である。

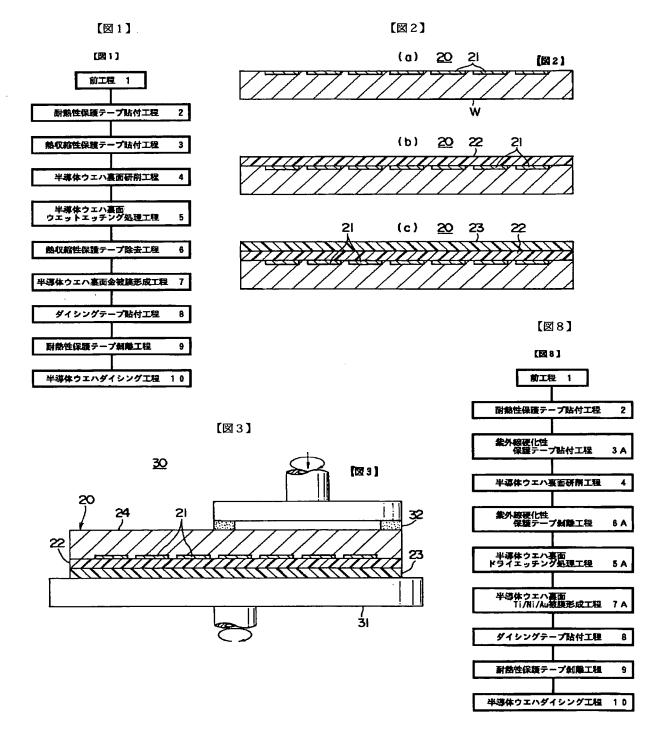
【符号の説明】

1…前工程、2…耐熱性保護テープ貼付工程、3…熱収縮性保護テープ貼付工程、4…ウエハ裏面研削工程、5…半導体ウエハ裏面ウエットエッチング処理工程、6…熱収縮性保護テープ除去工程、7…半導体ウエハ裏面金被膜形成工程、8…ダイシングテープ貼付工程、9…耐熱性保護テープ剥離工程、10…半導体ウエハダイシング工程、20…半導体ウエハ、21…半導体素子形成面、22…耐熱性保護テープ、23…熱収縮性保護テープ、24…裏面、25…薄仕上げウエハ、26…研削面、27…エッチング処理面、28…金被膜(金属膜)、29…半導体チップ、30…半導体ウエハ裏面研削装置、31…真空吸着テーブル、32…研削砥石、40…スピンエッチング装置、41…スピンヘッド、42…エッチング液供給ノズル、43…エッチング液、50…熱収縮性保護テープ除去装置、51…スピンチャッ

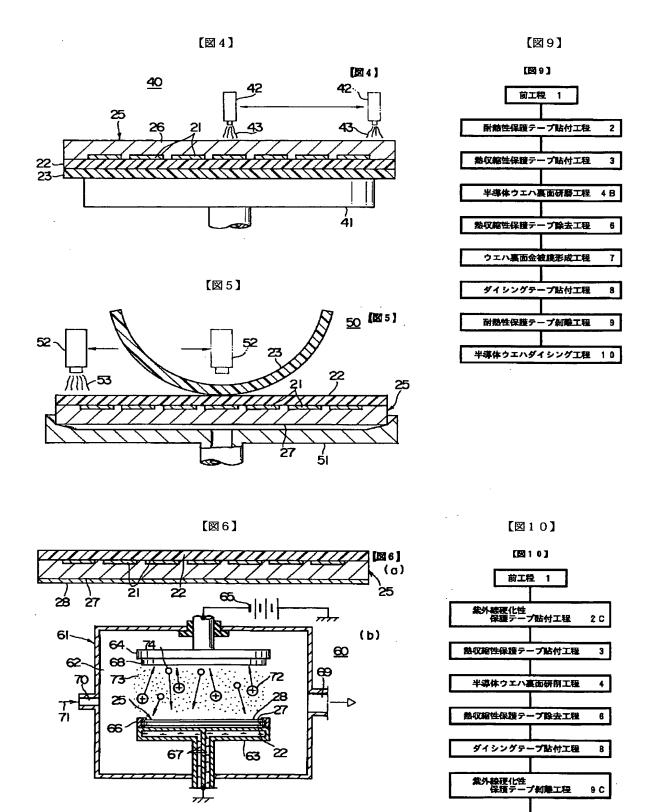
14

ク、52…ノズル、53…温水、60…スパッタリング 装置、61…チャンバ、62…スパッタ室、63…アノード電極、64…カソード電極、65…直流電源、66…押さえ具、67…冷却水路、68…ターゲット、69…排気路、70…ガス供給路、71…アルゴンガス、72…正イオン化したアルゴンガス、73…プラズマ、74…金原子、81…ダイシングテープ、82…ダイシン

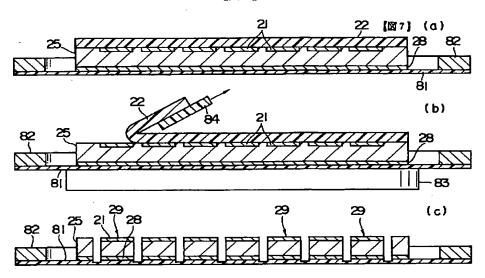
グフレーム、83…真空吸着テーブル、84…強粘着テープ、2C…紫外線硬化性保護テープ貼付工程、3A… 紫外線硬化性保護テープ貼付工程、4B…半導体ウエハ 裏面研磨(ラップ)工程、5A…半導体ウエハ裏面ドラ イエッチング処理工程、6A…紫外線硬化性保護テープ 剥離工程、7A…半導体ウエハ裏面Ti/Ni/Au被 膜形成工程、9C…紫外線硬化性保護テープ剥離工程。



半導体ウェハダイシング工程 10



【図7】



フロントページの続き

F ターム(参考) 4M104 BB09 BB14 DD37 DD43 DD52 DD53 FF02 FF13 5F031 CA02 HA78 MA22 MA34 MA37 MA38 MA39